

BÖLÜM 3

PCM ve DELTA MODÜLASYONU

Bölümün Amacı

Öğrenci, Darbe Kod Modülasyonu ve Delta Modülasyonu çalışma ilkelerini kavrayabilecek ve bunu uygulayarak anlayabilecektir.

Öğrenme Hedefleri

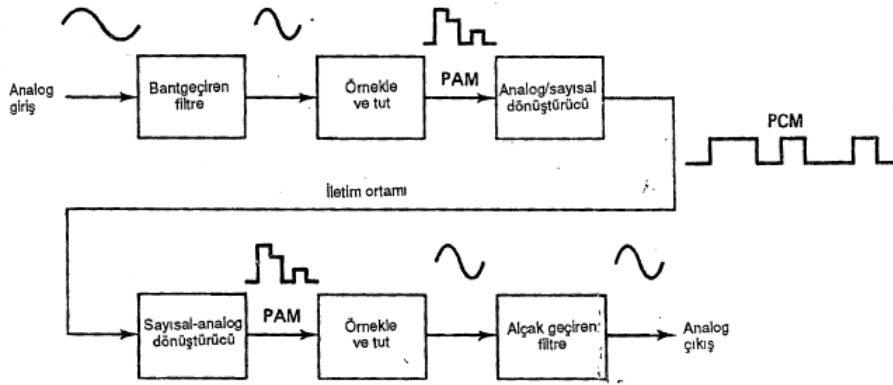
Öğrenci,

1. Darbe Kod modülasyonu (PCM) ile, analog bilgi işaretini sayısal 1 ve 0 işaret düzeylerine nasıl çevrildiğini öğrenir.
2. İstenilen şartlara uygun bir PCM sistemi tasarlar.
3. Değişken adımlı kuantalayıcı kullanan PCM sistemlerin çalışma ilkelerini öğrenir.
4. Delta Modülasyonu (DM) ile, analog bilgi işaretini sayısal 1 ve 0 işaret düzeylerine nasıl çevrildiğini öğrenir.

3. Darbe Kod Modülasyonu (PCM Pulse Code Modulation)

Darbe kod modülasyonu (PCM), daha önce bahsi geçen darbe modülasyonu teknikleri arasında, tek sayısal iletim sistemi tekniğidir. PCM’de, darbeler sabit uzunlukta ve sabit genliktedir. PCM ikili bir sistemdir; önceden belirlenmiş bir zaman bölmesi içinde bir darbenin bulunması ya da bulunmaması, 1 ya da 0 mantık durumunu gösterir. PWM, PPM ve PAM’da, tek bir ikili sayıyı (bit) göstermez.

Şekil 3.1, tek kanallı, simpleks (tek yönlü) bir PCM sisteminin basitleştirilmiş blok diyagramını göstermektedir. Bant geçiren filtre, analog giriş sinyalini 300 Hz ile 3400 Hz arasındaki standart ses bandı frekans aralığına sınırlar. Örnekleme ve tutma devresi, analog girişi periyodik olarak örnekler ve bu örneklemeleri çok düzeyli bir PAM sinyale dönüştürür. Analog / sayısal dönüştürücü (ADC), PAM örneklemeleri iletim için seri ikili veri akışına dönüştürür. İletim ortamı genelde metalik bir tel çiftidir.



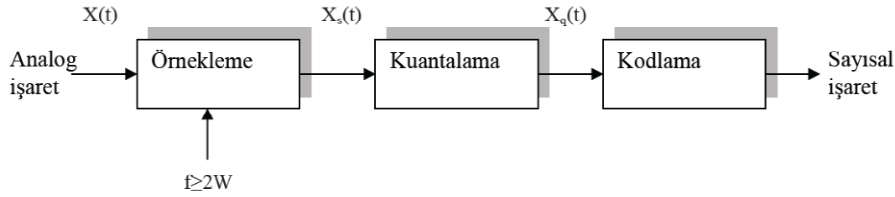
Şekil 3.1: PCM Sisteminin basitleştirilmiş blok diyagramı

Alma ucunda, sayısal / analog dönüştürücü (DAC), seri ikili veri akışını çok düzeyli bir PAM sinyale dönüştürür. Örnekleme ve tutma devresi ile alçak geçiren filtre, PAM sinyali tekrar başlangıçtaki analog biçimine dönüştürür. PCM kodlamayı ve kod çözmeyi gerçekleştiren entegre devreye kodek (kodlayıcı / kod çözücü) denir.

Daha önceki bölümde, analog mesaj işaretinin ayrık zamanlı örneklerinin kullanımı ile gerçekleştirilen darbe modülasyon türleri ayrıntılı olarak incelenmiş bulunmaktadır. Darbe modülasyonunda, analog enformasyonun ayrık zamanda iletişimi söz konusudur. PAM, PWM ve PPM modülasyonlarıyla darbenin sırasıyla genliğinin, genişliğinin ve bir periyot içindeki pozisyonunun sürekli olarak tüm işaret değerleri için değişimine izin verilmektedir. Bu aşamadan sonra

bir iyileştirme de, zamanda ayrık duruma getirilmiş (örneklenmiş) işaretin genliğinin de belirli sayıda ayrık seviyelere ayrılarak kuantalanmasıdır (kuantalama; belirli örnekleme zamanlarında elde edilen genlik numuneleri). M seviye sayısını gösterirse, PAM sistemlerinde kullanılan bu yöntem “M’li PAM” adı verilmektedir.

Bu bölümde, örneklenmiş sürekli genlikli işareti, belirli seviyelere kuantalamakla kalmayıp bir örnek anında her seviye için bir kod kullanılacaktır. Bu türden modülasyon darbe kod modülasyonu (pulse code modulation – PCM) olarak adlandırılır. PCM’de enformasyon taşıyan $x(t)$, işareti önce uygun bir örnekleme frekansı ile örneklenir. Daha sonra bu örnek değerler, belirli kuantalama seviyelerine kuantalanır. Buna kuantalama işlemi adı verilir. Son olarak, her kuantalama seviyesi bir ikili kod kelimesi ile, yani sonlu sayıda (0,1) dizisi ile gösterilir. İkili kod kelimeler dizisine dönüştürülen bu işarete PCM dalgası adı verilir. Şekil 3.2’de PCM sistemi verici bölümünün blok diyagramı görülmektedir.



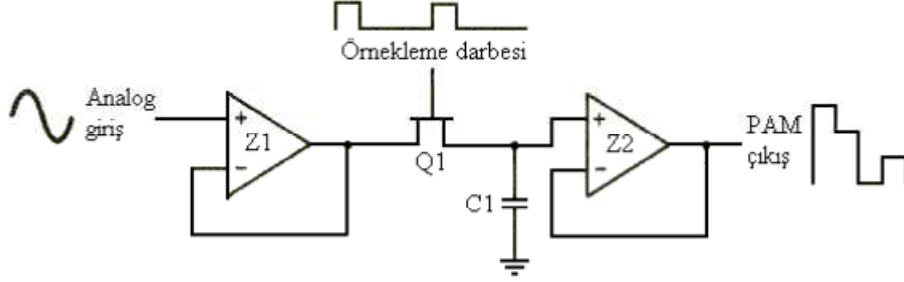
Şekil 3.2: PCM’de verici bölümünün blok diyagramı

3.1. Örnekleme ve Tutma Devresi

Örnekleme ve tutma devresinin amacı, değişen analog giriş sinyalini periyodik olarak örnekleme ve örnekleme, bir dizi sabit genlikli PAM düzeyine dönüştürmektir. ADC’nin bir sinyali sayısal bir koda doğru olarak dönüştürebilmesi için, sinyalin nispeten sabit olması gerekmektedir. Yoksa ADC daha dönüştürmeyi gerçekleştirilmeden analog sinyal değişir. Bu durumda, ADC analog değişiklikleri devamlı izlemeye çalışır ve hiçbir PCM kodunda kararlı hâle gelemez.

Şekil 3.3, bir örnekleme ve tutma devresinin şematik diyagramını göstermektedir. FET (Q1), basit bir anahtar gibi hareket eder. FET açık hâle getirildiğinde, analog örnekleme C1 üzerinde oluşturmak üzere düşük empedanslı bir yol sağlar. Q1’in açık kaldığı süreye apertür süresi veya yakalama süresi denir. Temel olarak C1, tutma devresidir. Q1 kapalı olduğunda, kondansatörün boşalması için tam bir yol bulunmaz; dolayısıyla kondansatör örneklenen gerilimi

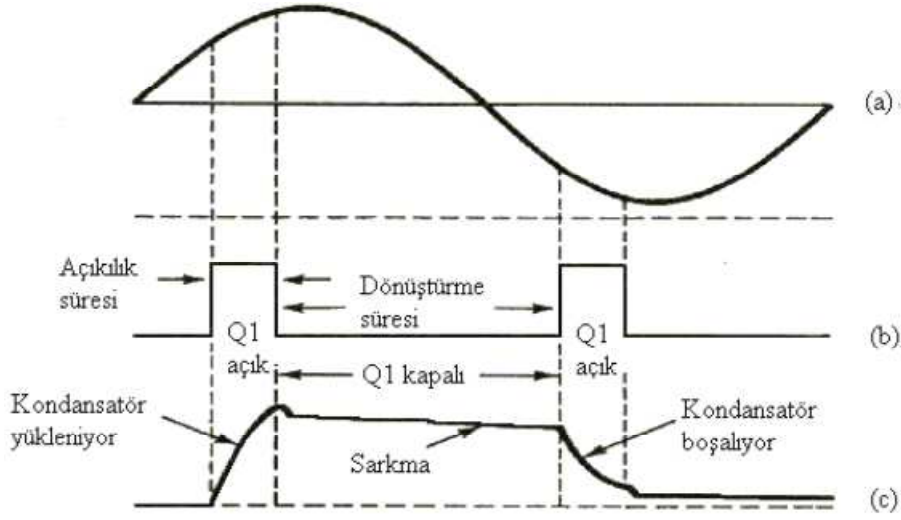
saklar. Kondansatörün saklama süresine A / D dönüştürme süresi de denir. Çünkü ADC, örneklenen gerilimi bu süre içinde sayısal bir koda dönüştürür.



Şekil 3.3 Örneklemeye ve tutma devresi

Yakalama süresi çok kısa olmalıdır. Bu, analog sinyal C1 kondansatörünün üzerinde oluşturulurken, sinyalde minimum değişikliğin gerçekleşmesini sağlar. ADC dönüştürmeyi gerçekleştirirken girişi değişiyorsa, bozulma meydana gelir. Bu bozulmaya apertür bozulması denir. Dolayısıyla örneklemeye ve tutma devresinde apertür bozulması, yakalama süresini kısa, ADC'nin girişini ise nispeten sabit tutmak suretiyle azaltılır. Analog sinyalin kısa bir süre boyunca örneklendiği ve A / D dönüştürme süresi sırasında, örneklemeye geriliminin sabit genlikte tutulduğu örnekleme düz tepe örnekleme denir. Örnekleme daha uzun sürede gerçekleştiği ve analog / sayısal dönüştürmenin, değişen bir analog sinyal meydana geldiği örnekleme doğal örnekleme denir. Doğal örnekleme, düz tepe örneklemesinden daha fazla açıklık bozulmasına yol açar ve daha hızlı bir A / D dönüştürücü gerektirir.

Şekil 3.4, analog giriş sinyalini, örneklemeye darbesini ve C1 üzerinde oluşan dalga biçimini göstermektedir. Gerilim takip edici Z1'in çıkış empedansının ve Q1'in "açık" direncinin mümkün olduğu kadar küçük olması önemlidir. Bu empedansların küçük olması, kondansatörün RC yüklemeye zaman sabitinin çok kısa olmasını sağlayarak, kısa yakalama süresi sırasında kondansatörün yüklenmesine ve boşalmasına imkân verir. Her örneklemeye darbesinden hemen sonra kondansatör gerilimindeki hızlı düşüş, C1 üzerindeki yükün devrede tekrar dağılmasından kaynaklanır. FET'in (FET'lerde gerilimler Gate (kapı), Source (geçit) ve Drain (akaç) rotasyonu şeklinde gösterilir.) akacı ile geçidi arasındaki elektrotlar arası kapasitans, FET "kapalı" olduğunda C1 ile seridir; dolayısıyla bu kapasitans, kapasitif gerilim bölücü bir ağ gibi hareket eder.



Şekil 3.4: Örnekleme ve tutma devresinde dalga biçimleri; (a) analog giriş;
(b) örnekleme darbesi; c) kondansatör gerilimi

Ayrıca şekil 3.3’de, dönüştürme süresi sırasında kondansatörün tedrici olarak boşaldığına dikkat edin. Buna sarkma denir. Sarkmaya, kondansatörün kendi sızıntı direnci ile gerilim takip edici Z2’nin giriş empedansı üzerinden boşalması yol açar. Dolayısıyla, Z2’nin giriş empedansının ve C1’in sızıntı direncinin mümkün olduğu kadar yüksek olması önemli bir husustur. Temel olarak, Z1 ve Z2 gerilim takip edicileri, örnekleme ve tutma devresini (Q1 ve C1), giriş ve çıkış devrelerinden yalıttılar.

ÖRNEK:

Şekil 3.3’de gösterilen örnekle-ve-tut devresinde, kullanılabilir en yüksek kondansatör değerini bulun. Z1’in Çıkış empedansı Z1’i 10Ω , Q1’in “açık” direncini 10Ω , yakalama süresini $10 \mu s$, maksimum tepeden tepeye giriş gerilimini $10V$, Z1’in maksimum çıkış akımını $10 mA$ ve kesinlik değerini %1 olarak alın.

ÇÖZÜM

Bir kondansatörün üzerindeki akış şu şekilde ifade edilir:

$$i = c \frac{dv}{dt}$$

C’ yi bulmak üzere denklemi yeniden düzenlersek, şu sonucu elde ederiz:

$$C = i \frac{dt}{dv}$$

Burada

C = maksimum kapasitans

i = Z1'in maksimum çıkış akımı, 10mA

dv = C1 üzerindeki gerilimin maksimum değışikliđi (10V)

dt = yüklenme süresi (yakalama süresine eşittir, yani 10 μ s)

Dolayısıyla,

$$C_{\text{maks}} = \frac{(10 \text{ mA})(10 \mu\text{s})}{10 \text{ V}} = 10 \text{ nF}$$

Q1 "açık" olduğunda C'nin yüklenme zaman sabiti şudur:

$$\tau = RC$$

Burada

τ = yüklenme zaman sabiti

R = Z1' in çıkış empedansı ile Q1'in "açık" direncinin toplamı

C = C1' in kapasitansı

C'yi elde etmek üzere denklemleri yeniden düzenlersek, şu sonuç çıkar:

$$C_{\text{maks}} = \frac{\tau}{R}$$

C1 kondansatörünün yüklenme süresi, aygıtın arzu edilen kesinliğine de bağlıdır. Kesinlik yüzdesi ve bu yüzde için gereken RC zaman sabiti değerleri aşağıda özetlenmiştir.

Kesinlik	Yüklenme süresi
10	3 τ
1	4 τ
0.1	7 τ
0.01	9 τ

%1'lik bir kesinlik için,

$$C = \frac{10 \mu\text{s}}{4(20)} = 125 \text{ nF}$$

Z1'in çıkış akım sınırlamalarını yerine getirmek için maksimum 10 nF'lik bir kapasitans gerekmektedir. Kesinlik

gerekliliğini yerine getirmek için, 125 nF'lık bir kapasitans değeri gerekir. İki gerekliliği de yerine getirmek için, daha küçük değerdeki kondansatör kullanılmalıdır. Dolayısıyla, C1 10 nF'dan büyük olmamalıdır.

Örnekleme hızı:

Nyquist örnekleme teoremi, bir PCM sistem için kullanılabilir minimum örnekleme hızını (f_s) belirler. Bir örneklemenin alıcıda doğru olarak tekrar oluşturulabilmesi için, analog giriş sinyalinin (f_a) her çevrimi en az iki kez örneklenmelidir. Dolayısıyla, minimum örnekleme hızı, en yüksek ses giriş frekansının iki katına eşittir. f_s , f_a 'nın iki katından daha küçükse, bozulma meydana gelir. Bu bozulmaya katlama bozulması denir. Minimum Nyquist örnekleme hızı, matematiksel olarak, $f_s \geq 2f_a$ ifade edilir. Burada;

f_s = Minimum Nyquist örnekleme hızı

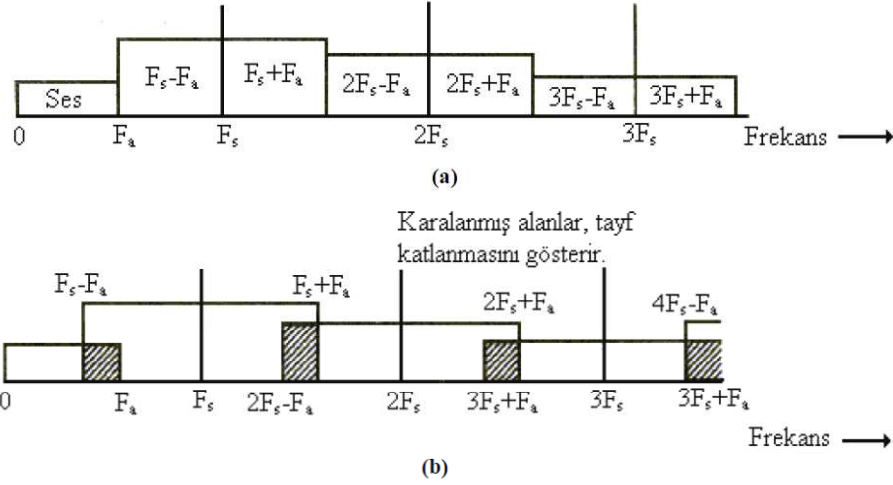
f_a = Örneklenebilecek en yüksek frekans

Temel olarak, örnekleme ve tutma devresi bir A.M modülatördür. Anahtar, iki girişi olan (örnekleme darbesi ve analog giriş sinyali) doğrusal olmayan bir aygıttır. Dolayısıyla, bu iki sinyal arasında doğrusal olmayan karıştırma (heterodinleme) meydana gelir. Şekil 3.5.(a), bir örnekleme ve tutma devresinin çıkış tayfının frekans düzleminde temsilini göstermektedir. Çıkış, başlangıçtaki iki girişi (ses frekansı ve örnekleme darbesinin temel frekansı), bu iki sinyalin toplam ve fark frekanslarının ($f_s \pm f_a$), f_s 'nin ve f_a 'nın tüm harmoniklerini ($2f_s$, $2f_a$, $3f_s$, $3f_a$, vb.) ve bu harmoniklerle ilgili yanbantları ($2f_s \pm f_a$, $3f_s \pm f_a$, vb.) içerir.

Örnekleme darbesi tekrarlamalı bir dalga biçimi olduğundan harmonik bağımlı bir sinüs dalgalar serisinden oluşur. Bu sinüs dalgalarından her biri, analog sinyal tarafından genlik modülasyonuna tabi tutulur ve f_s 'nin her harmoniğinin etrafında, simetrik toplam ve fark frekanslarını oluşturur. Üretilen her toplam ve fark frekansı, kendi orta frekansından f_a kadar uzaktadır. f_s , f_a 'nın en az iki katı olduğu sürece, bir harmoniğin yan frekanslarından hiçbiri, başka bir harmoniğin yan bantlarına geçmez ve katlanma oluşmaz.

Şekil 3.5.(b), $f_s / 2$ ' den daha büyük bir analog giriş frekansı f_s 'yi modüle ettiğinde, oluşan çıkış tayfını göstermektedir. Bir harmoniğin yan frekanslarının, başka bir harmoniğin yan bandına katlandığı görülmektedir. Katlanma bozulması adı da buradan gelmektedir. İlk harmoniğin yan frekanslarından biri giriş tayfına

katlanırsa bu frekansı filtrelemek ya da başka bir teknikle ses tayfindan çıkarmak mümkün olmaz.



Şekil 3.5: Bir örnekleme ve tutma devresinin çıkış tayfı: (a) Katlanma yok (b) Katlanma bozulması

3.2. Kuantalama İşlemi

Darbe genlik modülasyonunda, örneklenmiş değerler belirli kuantalama seviyelerine yuvarlatılmadan iletilmektedir. Ancak, bu işlem işaretin gürültüye olan bağışıklığı açısından bir yarar sağlamayacaktır. Bunun yerine, işaret genliğini belirli kuantalama seviyelerine yuvarlatmak ve her kuantalama seviyesi için, uygun bir kod kelimesi kullanmak daha uygun olmaktadır.

Kısaca; bir analog sinyali alarak bu sinyali dijital sinyale dönüştürme işlemine kuantalama denir. Bir işaretin kuantalanması demek işaretin alabileceği en küçük genlik ile en büyük genlik arasında basamaklara ayırmak ve bu işaretin bu basamaklarla yaklaşımını elde etmektir.

$x(t)$ işaretinin maksimum ve minimum genlikleri A_{\max} ile $-A_{\max}$ arasında değişiyorsa ve bu aralıkta değişen genlik değerleri $Q = 2n$ adet eşit kuantalama seviyesine bölünmek isteniyorsa kuantalama aralığı veya adımı;

$$A = \frac{2A_{\max}}{2^n}$$

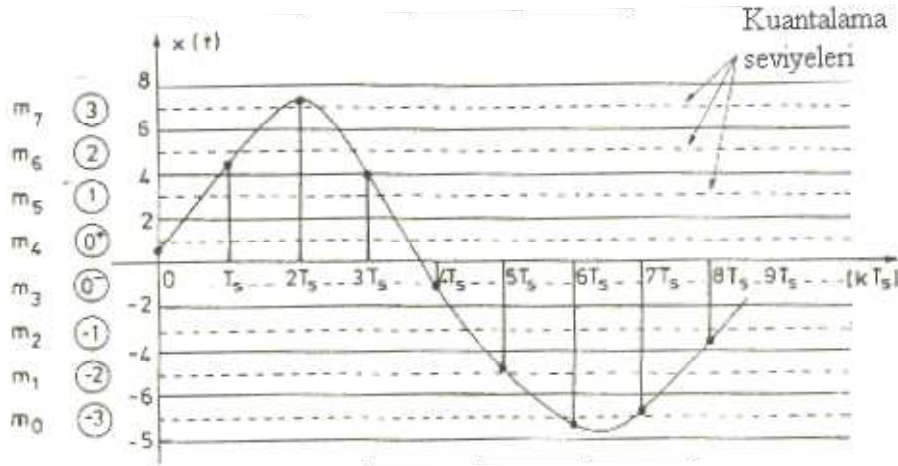
olarak tanımlanmaktadır. Kuantalama işleminde örnek değerlerin bulunduğu dilim belirlenir. Örneğin, -8 ve +8 volt arasında

değişen bir $x(t)$ işaretini ele alalım. Bu aralık 8 kuantaya seviyesine ayrılırsa, kuantalama aralığı $a = (16/8) = 2$ birim olacaktır.

Şekil 3.6'da gösterildiği gibi, her örnek değer 8 seviyeden birine yuvarlatılır. Bu örnek için kuantalama seviyeleri, $\pm 0, \pm 1, \pm 2, \pm 3$ olmaktadır. Her örnekleme anında elde edilen değer, en yakın kuantalama seviyesine kuantalanır. Tablo 3.1'de çeşitli işaret genliklerine karşı düşen kuantalama seviyeleri ve kod kelimeleri görülmektedir.

Giriş işareti genliği	Kuantalama seviyesi	Kod kelimesi
2.768	+1	001
2.051	+1	001
6.767	+3	011
-0.025	-0	100

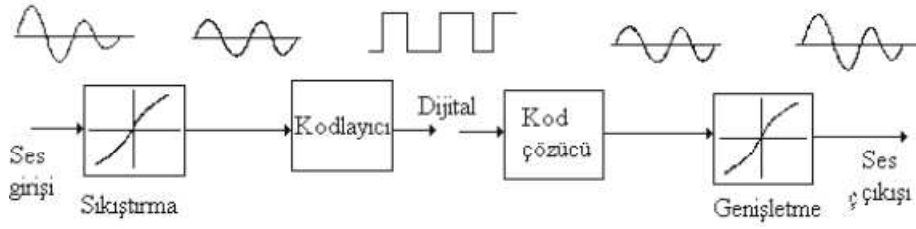
Tablo 3.1: Çeşitli işaret genliklerine karşılık gelen kuantalama seviyeleri ve kod kelimeleri



Şekil 3.6: Kuantalama seviyeleri

Kuantalama dilim sayısı Q arttıkça, kuantalama gürültüsü de azalacaktır. Buna karşılık bir örneği belirlemek için kullanılması gerekli bit sayısı da artacaktır.

PCM sistemindeki kuantalama hatası, kuvvetli işaretlerde ihmal edilebilecek kadar küçük olmasına rağmen, zayıf işaretlerde kuantalama seviyesi ne olursa olsun önemlidir. Bu hatayı önlemek amacı ile verici tarafta; sıkıştırma ve alıcı tarafta; genişletme işlemleri yapılmaktadır. Şekil 3.7'de sıkıştırma ve genişletme işlemleri gösterilmiştir. Sıkıştırma işlemi ile büyük genlikler zayıflatılarak küçük genliklerin seviyesine düşürülür. Bu teknik PCM ve delta modülasyon tekniklerinin temelini oluşturur.

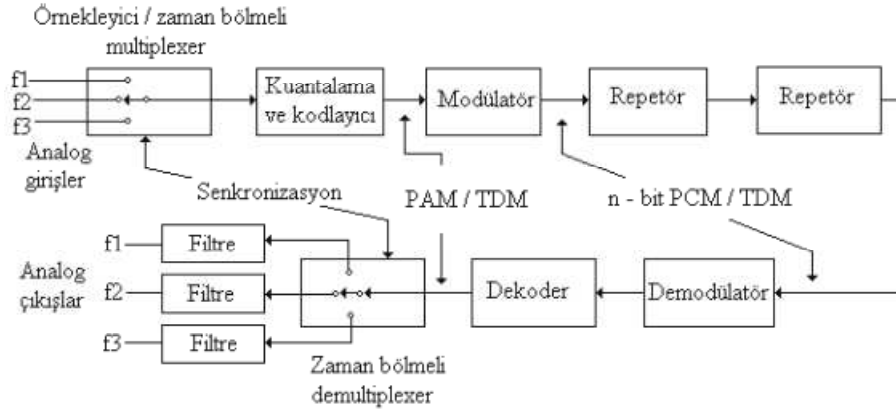


Şekil 3.7: Sıkıştırma ve genişletme işlemi

PCM sistemi, gürültüden az etkilenen bir haberleşme sistemidir. Kullanılan entegre devreler sayesinde, mikroişlemci kontrollü haberleşme sistemlerine kolay bağlanabilir ve dijital bilgi iletiminde rahatlıkla kullanılabilir. PCM sisteminin diğer bir kullanım alanı ise kablolu TV işaretlerinin dağılımındaki uygulamalardır. İşaret dağılımında 20–30 mil aralıklarla mikrodalga röle istasyonları kullanılarak zayıflamalar takviye edilir. Her röle istasyonuna gelen işaret, gürültüden ayıklanıp kuvvetlendirildikten sonra ikinci istasyona gönderilir. Bu röle istasyonları repetör olarak da isimlendirilir. PCM sisteminde işaret–gürültü oranı 21 dB veya daha düşük ise repetöre gerek vardır.

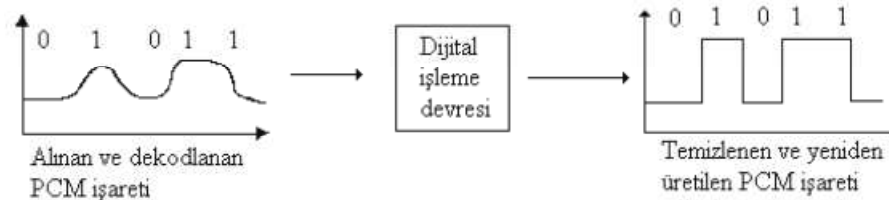
PCM / TDM repetör sisteminin blok diyagramı şekil 3.8’de gösterilmiştir. Şekilden görüleceği gibi örnekleyici olan ilk blok, TDM örnekleme devresi ile birlikte darbe genlik modüleri (PAM) meydana getirmektedir. Bu işaret daha sonra, kuantalama ve dekoder devresi ile n-bitlik PCM / TDM işareti dönüşür. Bir taşıyıcı ile modüle edildikten sonra ilk repetöre iletilir. Repetör sayısı burada iki tane gösterilmesine rağmen daha çok sayıda olabilir.

TV işaretlerinin dağılımında kullanılan repetör sayısı 100’ler mertebesinde. Alıcıdaki demodülatör çıkışındaki işaret, ikili veya binary kodlu işaretler şeklindedir. Dekoder çıkışı ise, PAM / TDM şeklinde işaretlerdir. Zaman bölmeli demultiplexer devresinin çıkışında elde edilen üç tane analog işaret, alçak geçiren filtre devrelerinden geçirilir. Üç işaretin birbirinden ayrılabilmesi için multiplexer ile demultiplexer arasında bir senkronizasyon işaretine gerek vardır.



Şekil 3.8: PCM / TDM repetör sisteminin blok diyagramı

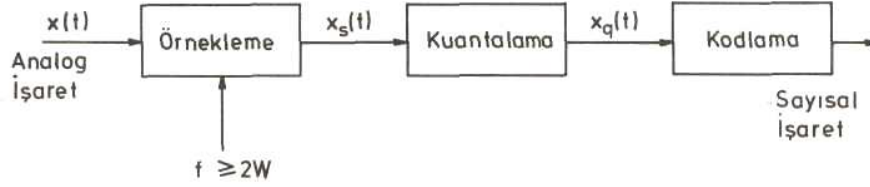
PCM sisteminde kullanılan repetörler yardımı ile orijinal işaret, gürültüden arınmış olarak yeniden üretilir. Bu işlem sonsuz defa arka arkaya tekrar edilebilir. Şekil 3.9’de gürültülü bir PCM işaretinin repetörler yardımı ile nasıl temizlendiği ve tekrar üretildiği gösterilmiştir. Gürültülü PCM işareti 01011 lojik seviyelerine sahip olup, tanınabilecek seviyededir. Darbenin genliği, genişliği ve yeri gürültüden etkilenebilir. Devrenin bant genişliğinin az olması ile de darbenin yükselme ve düşme zamanında gözle görülür bir kayma oluşabilir. Böyle bir işaret dijital işleme devresinden geçirilir. Gürültüden temizlenerek orijinal şekline dönüşür. Burada, gürültü seviyesinin lojik 1 ve 0 seviyeleri tanınmayacak kadar fazla olmadığı kabul edilmiştir. Böyle bir temizleme veya tekrarlama işlemi AM, FM, PAM, PWM ve PPM işaretlerine uygulanamaz. Yani gürültüden dolayı darbenin genlik, frekans, genişlik ve pozisyonunda bir değişiklik meydana gelmiş ise bunun böyle bir yöntem ile anlaşılması ve düzeltilmesi mümkün değildir.



Şekil 3.9: Repetörlerde PCM işaretinin tekrar üretilmesi

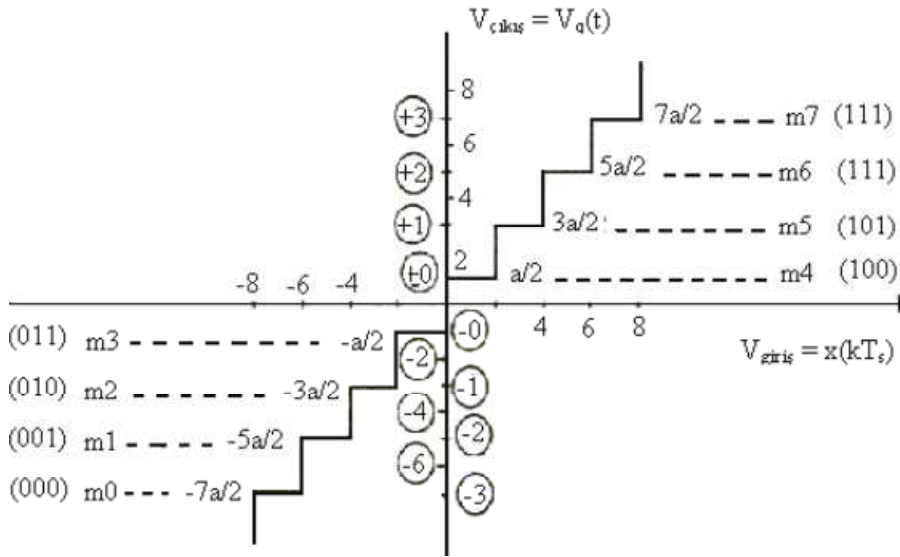
3.2.1. Düzgün Kuantalama

Şekil 3.10’da gösterilen türden kuantalamaya düzgün kuantalama adı verilir. 8 seviyeli düzgün bir kuantalayıcıya ait giriş çıkış eğrisi şekil 3.11’de gösterilmiştir.



Şekil 3.10: Darbe Kod Modülasyonu (Pulse Code Modulation – PCM)

-3, -2, -1, -0, +0, +1, +2, +3 deki, 8 kuant seviyesi sırasıyla $m_0, m_1, m_2, \dots, m_7$ olarak simgelenmektedir. Bu simgeler, ikili kod kelimeler kullanılarak kodlandırılır. Bu kodlama işleminde, üretilecek kod kelime uzunluklarının en kısa uzunlukta olması arzu edilir. Örneğin, verilen örnekte 8 kuant seviyesi için $8 = 2^3$ olduğundan, ikili kodlamada kelime uzunluğu $n = 3$ olacaktır. Tablo 3.2’de kaynak seviyeleri ve ikili kod kelimeleri görülmektedir.



Şekil 3.11 Düzgün kuantalama eğrisi

Kaynak seviyeleri	İkili kod kelimesi	Kaynak seviyeleri	İkili kod kelimesi
m_0	000	m_4	100
m_1	001	m_5	101
m_2	010	m_6	110
m_3	011	m_7	111

Tablo 3.2: 8 seviyeli kuantalama için kaynak seviyeleri ve ikilik kod kelimeleri

Darbe dizisi biçiminde oluşacak PCM dalgaları, doğrudan kablolar üzerinden veya analog modülasyon yöntemleri kullanılarak iletilir. Alıcı tarafta, PCM işareti demodüle etmek için yapılması gereken işlem oldukça basittir. Dalganın biçimine veya genliğine bakılmaksızın, sadece bir dalganın varlığının veya yokluğunun belirlenmesi yeterli olacaktır. İkili işaret dizisi elde edildikten sonra, kod çözülerek kuantalanmış örnek değerler bulunabilir.

3.2.2 Kuantalama Hataları

Kuantalanmış örnek değerlerden, kuantalanmamış orijinal örnek değerlerin elde edilmesi mümkün değildir. Yani, tersine bir işlem olmayan kuantalama sonucunda, orijinal bilginin bir kısmı kaybolmaktadır. Kuantalanmış örnek işaret $x_q(t)$ mesaj işareti $x(t)$ 'nin yaklaşık bir değeri olduğundan bir bozulma söz konusudur. Bu bozulmaya “kuantalama hatası” adı verilmektedir.

$$e(t) = x(t) - x_q(t)$$

ifadesiyle gösterilen kuantalama hatasının etkisi bir toplamsal gürültünün etkisine eşdeğerdir. Bu nedenle, bu bozulma “kuantalama gürültüsü” olarak adlandırılır. Bu gürültü tamamen ortadan kaldırılamamakla beraber çeşitli yöntemlerle etkisi azaltılabilir.

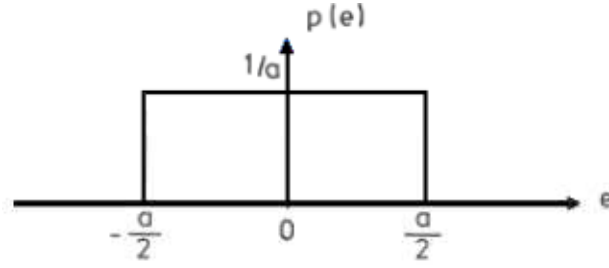
Giriş-çıkış karakteristiği şekil 3.11'deki gibi düzgün kuantalayıcı kullanılması durumunda, kuantalama gürültüsü istatistiksel olarak modellenebilir. Kuantalama seviyesi (adımı) “a” olan kuantalama gürültüsünün olasılık yoğunluk fonksiyonu

$$p(e) = \begin{cases} \frac{1}{a}, & \frac{-a}{2} \leq e \leq \frac{a}{2} \\ 0, & \text{diğer} \end{cases} \quad (3.1)$$

olur. $p(e)$ 'nin değişimi şekil 3.12'de gösterilmiştir. (3.1) nolu ifadeden kuantalama gürültüsünün karesel ortalaması:

$$\langle e^2 \rangle = E[e^2] = \int_{-a/2}^{a/2} e^2 p(e) de = \frac{a^2}{12} \quad (3.2)$$

olarak bulunur. Ayrıca, ortalamasının $E[e] = 0$ olduğu görülmektedir.



Şekil 3.12 : Kuantalama hatasının olasılık dağılımı

İşaretin maksimum genliği A_{max} ise, n-bitlik bir kodlamada, kuantalama adımı

$$a = \frac{2A_{max}}{2^n} \quad (3.3)$$

İfadesinden bulunabilir. Örneğin, en büyük gerilimin 2 volt olması durumunda 8 bit için her bir adım $a=(4/8)=0.5$ volt olur.

A_{max} genliğine göre ayarlanmış n-bitlik bir kuantalayıcı genliği A olan bir sinüzoidal işarete uygulanırsa, işaretin gürültüye oranı (S/N) şöyle hesaplanabilir:

$$\left(\frac{S}{N}\right) = \frac{\langle x^2(t) \rangle}{\langle e^2(n) \rangle} = \frac{A^2 / 2}{a^2 / 2} = \frac{3}{2} 2^{2n} \left(\frac{A}{A_{max}}\right)^2 \quad (3.4)$$

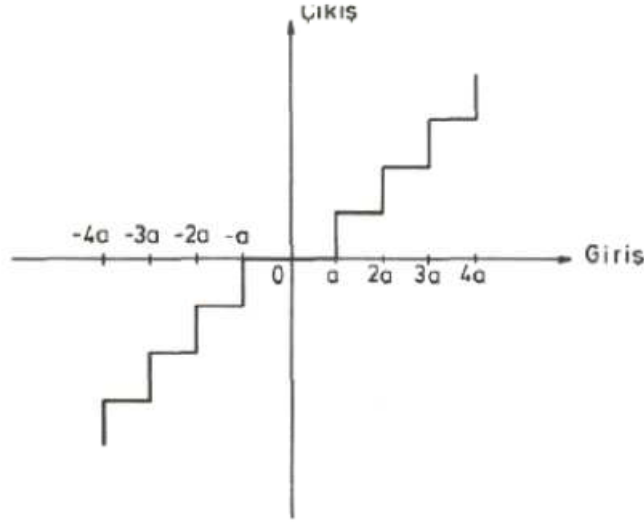
veya desibel cinsinden;

$$\left(\frac{S}{N}\right)_{dB} = 10 \log_{10} \left(\frac{S}{N}\right) = 1.76 + 6.02n + 20 \log_{10} \left(\frac{A}{A_{max}}\right) \quad (3.5)$$

olarak bulunur.

3.2.3 Boş Kanal Gürültüsü

(3.5) nolu denklem ifadesinden görüldüğü üzere, işaret gürültü oranı (S/N), işaretin genliği küçüldükçe azalmaktadır. Eğer işaret, en küçük dilimden daha küçük ise, ($A < a/2$), gürültü işareten daha büyük olur. Bu durum, özellikle kanal boş olduğu zaman çok rahatsız edicidir. Boş kanal gürültüsünü önlemek için, kuantalama eğrisi şekil 3.13'deki gibi ortası yatay olacak şekilde yeniden ayarlanır. Bu yeni kuantalamada, $x(t)$ "a" adımından küçükse daima sıfır çıkışı elde edilir.



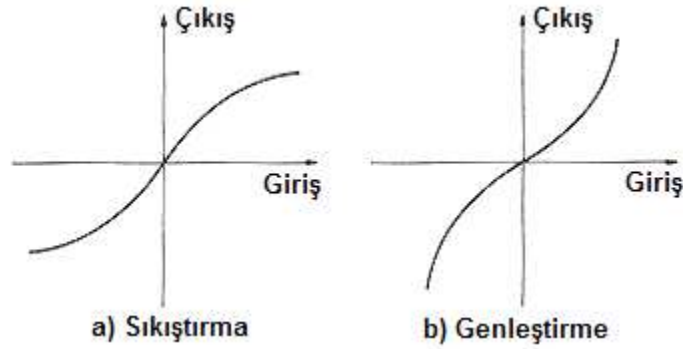
Şekil 3.13 : Boş kanal gürültüsünü önleyici düzgün kuantalama eğrisi

3.2.4. Düzgün olmayan kuantalama

Ses işaretlerinin istatistikleri incelendiğinde, küçük genliklere daha sık rastlanıldığı görülmektedir. Oysa, yukarıda küçük işaretlerde kuantalama gürültüsünün rahatsız edici boyutlarda olacağı gösterilmiş bulunmaktadır.

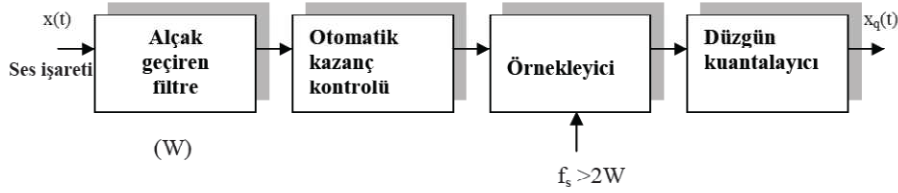
Bu gürültüyü azaltmak için başvurulacak ilk yöntem, adım büyüklüğünün azaltılması veya dilim sayısının artırılmasıdır. Ancak, bu durumda her bir örneği göstermek için kullanılması gereken bit sayısı artacağından, bu yöntem her zaman uygun ve ekonomik değildir. Diğer taraftan, çok seyrek olarak ortaya çıkan yüksek genlikli işaretler için gereksiz yere bir miktar dilim ayrılmış olacaktır. Eğer en büyük genlik küçük tutulursa, bu defa da kırılmalar meydana gelecektir.

Bununla beraber, büyük işaretler için büyük adım, küçük işaretler için de küçük adım kullanılarak işaret gürültü oranının aynı olması sağlanabilir. Bunu gerçekleştirmek için, haberleşme sistemlerinde, gönderici tarafında Sıkıştırma (Compressing) ve alıcı tarafında da Genleştirme (Expanding) işlemi yapılmaktadır. Şekil 3.14'de bu sıkıştırma ve genleştirme işlemlerinin lineer olmayan karakteristikleri görülmektedir



Şekil 3.14 : A/D ve D/A çeviriciler için Sıkıştırma ve Genleştirme eğrileri

Bazı sistemlerde sıkıştırma işlemi doğrudan analog ses işareti üzerinde yapılır. Şekil 3.15’de gösterilen sistemde, otomatik kazanç ayarı kontrolüyle işaret seviyesi yaklaşık olarak kodlayıcının genlik seviyesine yakın tutulmaktadır. Bunun sonucu, kuanta seviyelerinin büyük çoğunluğunun kullanılması sağlanarak, belirli bir kuantalama seviyesi ayısında sistemin en iyi biçimde çalışması gerçekleştirilir.



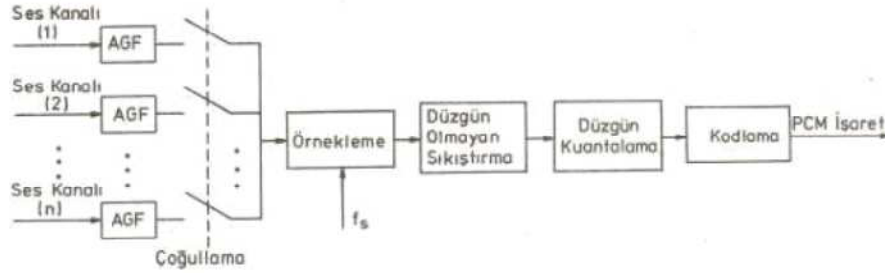
Şekil 3.15: Haberleşme sisteminde işaret seviyesinin değiştirilmesi

Ancak, haberleşme sisteminde birden fazla kanal varsa ve bu işaretler çoğullanıp tek bir kuantalayıcı ve kodlayıcıya uygulanıyorsa, sıkıştırma işlemi her kanal için ayrı ayrı yapılacak yerde, kuantalayıcı ve kodlayıcı girişinde yapılması, sistem tasarımı açısından daha verimlidir. (Şekil 3.16)

Yukarıda belirtilen türden lineer olmayan sıkıştırma ve genleştirme devrelerinde genellikle logaritmik gerilim-akım karakteristiği olan diyotlar veya birkaç diyot ile birbirinden ayrılmış değişik ağırlıklı zayıflatıcıların örneklenmiş işaretin genliğine bağlı olarak devreye girip çıkmasından yararlanılır. Ancak, diyot karakteristikleri ile elde edilen bu sıkıştırma ve açma eğrileri birbirine tam olarak uymadıklarından, çok doğru sonuç vermesi istenen kuantalayıcı ve kodlayıcılarda kullanışlı olmazlar.

CCITT [CCITT, Uluslar arası Telefon ve Telgraf Danışma Kurulu Komitesi (International Consultative Committee for Telephony

and Telegraph). Uluslararası standartlar koyan bir kuruluşur.] tarafından sayısal ses iletimi için önerilen başlıca iki tür sıkıştırma eğrisi vardır. Bu eğrilerin biçimi sinyalin istatistiksel özelliklerine bakılarak en uygun bir biçimde belirlenmiştir. Eğriler sıfırdan geçmekte ve sıfır civarındaki eğimi uçlardaki eğimden fazladır. Bu iki eğimin oranı sıkıştırma oranı olarak adlandırılır. Bu oran arttıkça işaretin dinamiği artmaktadır.

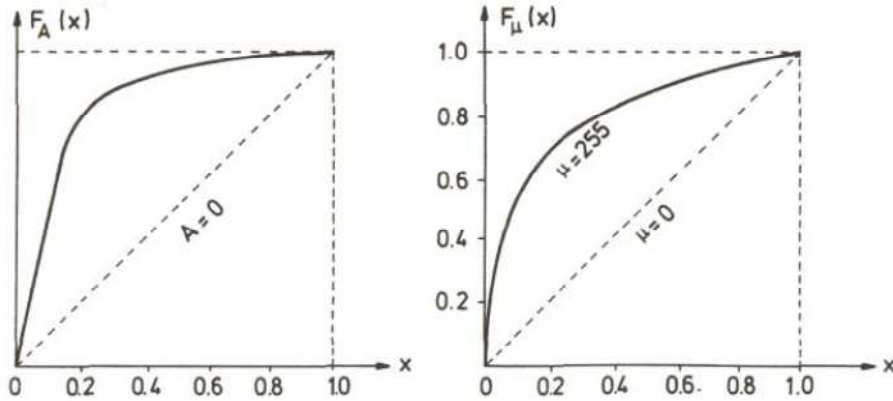


Şekil 3.16 : Çok kanallı sistemde işaret seviyesi değişimi

Standartlaştırılmış iki tip sıkıştırma eğrisi vardır:

- (1) Amerika ve Japonya'da kullanılan μ -tipi eğri;
- (2) Avrupa'da kullanılan A-tipi eğri

Şekil 3.17'de μ -tipi ve A-tipi eğriler görülmektedir.



Şekil 3.17 μ -tipi ve A-tipi eğriler

3.2.5. Kuantalama İşleminde Dikkat Edilecek Hususlar

PCM sistemlerde en önemli konu örnekleme frekansının seçilmesi işlemidir. Örnekleme frekansı Nyquist oranı olarak ifade

edilmiştir. Nyquist ölçütlerine göre örnekleme frekansı, maksimum giriş frekansının 2 katından büyük olmalıdır. f_s örnekleme frekansını göstermek üzere;

$f_s \geq 2f$ olmalıdır (Nyquist ölçütü)

Alias frekansı: Eğer örnekleme ölçütü karşılanmaz ise analog sinyal frekansı kaybolur ve alias (takma isim) frekansı üretilir. Alias frekansı orijinal sinyale benzemeyen farklı bir sinyaldir.

$f_{alias} = f - f_s$ formülü ile hesaplanır.

Örnek: 1 kHz lik bir sinyal $f_s = 750$ Hz ile örneklenirse $f_{alias} = 1000 - 750 = 250$ Hz'lik bir alias frekansı ortaya çıkar Alias frekansını önlemek için antialias filtreler kullanılır.

Örnek: 20KHz lik ses bandını iletmek için 44 kHzlik örnekleme frekansı kullanıldı ise sistemin 20 KHz'in geçmesine izin veren ancak 22 Khzlik sinyalin (Örnekleme frekansının yarısı) geçmesine izin vermeyen antialias fitresi kullanması gereklidir.

Dinamik bölge: Örnekleme başına iletilen PCM bit sayısı, maksimum izin verilen giriş genliği, çözünürlük ve dinamik aralığı da içeren çeşitli değişkenlerle belirlenir. Dinamik aralık (DR), DAC tarafından kodu çözülebilen mümkün olan en yüksek büyüklüğün, mümkün olan en düşük büyüklüğe oranıdır. Yani maksimum giriş gerilim kuantalama aralığına oranına dinamik bölge denir. Dinamik aralık, matematiksel olarak şöyle ifade edilir:

$$DR = \frac{V_{maks}}{V_{min}}$$

Burada V_{min} çözünürlüğe eşittir ve V_{maks} DAC'ler tarafından kodu çözülebilen maksimum gerilimdir. Dolayısıyla

$$DR = \frac{V_{maks}}{\text{Kuantalama Aralık Voltajı}} = 2^n$$

Tablo 16-1'de gösterilen sistemde

Burada;

DR = Dinamik bölge

n = Bit sayısı

Dinamik bölge logaritmik olarak da ifade edilebilir.

$$DR = 20 \log \frac{V_{maks}}{\text{Kuantalama Aralık Voltajı}} = 20 \log 2^n$$

1 bit için dinamik bölge 6 dB dir. Çoklu bit'li sistemlerde dinamik bölge aşağıdaki formül ile bulunur.

$$DR = \text{Bit Sayısı} * 6$$

Örnek: 5 Volt'luk bir sinyal 1mV aralıklarla örneklenecek ise dinamik bölgeyi ve bu iş için kullanılacak olan bit sayısını bulunuz.

$$DR = 20 \log \frac{V_{maks}}{V_{min}} = 20 \log \frac{5}{0,001} = 73,97dB$$

$n = 74/6 = 12.3$ bit = 13 bit kullanılmak zorundadır (Küsrülü bit olamayacağı için)

$$\text{Aralık sayısı} = \frac{5}{0,001} = 5.000$$

$$2^{13} = 8192$$

$$2^{12} = 4096$$

5000 aralık için 12 bit yetmediği için 13 bit kullanmak gereklidir.

Örnek: 10 Voltluk bir analog sinyal 8 bit kullanan bir PCM dönüştürücü ile gönderilmek istendiğinde kuantalama aralık sayısını, kuantalama aralık voltajını ve desibel olarak dinamik bölgeyi bulunuz

$$DR = \frac{V_{maks}}{V_{min}} = 2^n = 2^8 = 256$$

$$\frac{V_{maks}}{256} = V_{maks} = \frac{10}{256} = 0,039 \text{ Volt} = 39mV$$

$$DR = 6 * 8 = 48dB$$

PCM Sistemlerde S/N (Sinyal/Gürültü) oranı:

PCM Sistemlerde S/N (Sinyal/Gürültü) oranı = $(1.76 + 6.02 * n)$

Burada;

S/N = dB olarak sinyal/gürültü oranı

n=Kuantalama işleminde kullanılan bit sayısıdır.

Örnek: 8 bit kullanan bir PCM sistemde sinyal/gürültü oranını bulunuz.

$$S/N=(1.76 + 6.02*n)$$

$$S/N=(1.76 + 6.02*8)=49.92 \text{ dB dir.}$$

Örnek: Bir PAM sinyali 60 dB dinamik bölgeye sahip olacak şekilde 5mV kuantalama aralıklarıyla PCM sinyaline dönüştürülmektedir. Bu sinyalin maximum gerilim değeri nedir?

Çözüm: Birinci yol:

$$DR = 20 \log \frac{V_{maks}}{\text{Kuantalama Aralık Voltajı}} = 20 \log 2^n$$

$$60 = 20 \log \frac{V_{maks}}{0,005}$$

$$10^3 = \frac{V_{maks}}{0,005} \quad \text{ve} \quad V_{maks} = 5 \text{ Volt}$$

$$\text{Kuantalama Aralık Sayısı} = \frac{V_{maks}}{\text{Kuantalama Aralık Voltajı}}$$

$$\text{Kuantalama Aralık Sayısı} = \frac{5}{0,005} = 1000$$

Kuantalama aralık bölgesinin, 2 nin katı olması yani 1024 olması gerekmektedir. $V_{max} = 1024*5=5120 \text{ mV}$

İkinci yol:

Toplam Dinamik Bölge (dB) = 6*bit sayısı

$$\text{Bit sayısı} = \frac{60 \text{ dB}}{6} = 10 \text{ bit}$$

$$\text{Kuantalama Aralık Sayısı} = 2^{A/D_dönüştürücübitsayısı}$$

$$\text{Kuantalama Aralık Sayısı} = 2^{10} = 1024$$

Kuantalama aralık bölgesinin, 2 nin katı olması yani 1024 olması gerekmektedir

$$\cdot V_{max} = 1024*5 = 5120 \text{ mV} = 5,12 \text{ Volt olarak bulunur.}$$

3.3. Kodlama İşlemi

Kuantalanmış işaret sonlu genlik düzeyine sahip olduğundan, bu genlik düzeyleri kodlanarak iletilebilirler. Yani örneklenmiş analog işareti kuantaladıktan sonra, sayısal (dijital) işarete dönüştürmek için kodlanması gerekmektedir.

Kodlama için genellikle ikili binary işaret kullanılır. İkili işaret yalnızca iki genlik düzeyine sahip işaret demektir. Bu genlik düzeyleri 0 ve 1 olsun. Bu 0 ve 1'lerin kombinasyonlarıyla, kuantalanmış işaret genlik düzeyleri kodlanabilirler. Kodlanacak genlik düzeyi sayısı M ise kodlama için gerekli ikili işaret sayısı n, $M = 2^n$ eşitliğinden bulunur. Bu eşitlik n ikili işaretin 2^n kombinasyonu olduğunu göstermektedir.

$$n = \log_2 M$$

Burada;

n = Kodlamak için gerekli 2 li bit sayısı

M= Karakter sayısı

Örnek: 64 adet karakteri kodlamak için gerekli bit sayısını bulunuz.

Çözüm: $n = \log_2 M$ $2^n = 64$ $2^n = 2^6$ $n = 6$

<u>Düzyey</u>	<u>Simge</u>	<u>Dalga Biçimi</u>
1	000	
2	001	
3	010	
4	011	
5	100	
6	101	
7	110	
8	111	

Sekil 3.18 Kodlama

Yukarıdaki şekilde örnek olarak $M = 8$ düzeyi kodlayan ikili işaret kombinasyonları simge ve dalga sekli olarak gösterilmektedir.

Yukarıdaki eşitlikten $n = 3$ bulunur.

3.3.1 Kod Etkinliği:

Kodlama sonunda gerekli bit ve kullanılan bit arasındaki orandır. Oran ne kadar yüksek olursa kodlama o kadar etkin yapılmış demektir.

$$k_e = \frac{\text{Gerekli Bit Sayısı}}{\text{Kullanılan Bit Sayısı}}$$

Örnek: 29 harfi kodlamak için gerekli bit sayısını ve kod etkinliğini bulunuz

Çözüm:

$$n = \log_2 29 = \frac{\log_{10} 29}{\log_{10} 2} = \frac{1,462}{0,3} = 4,87$$

$$k_e = \frac{\text{Gerekli Bit Sayısı}}{\text{Kullanılan Bit Sayısı}} = \frac{4,84}{5} = \%97$$

Örnek: Kullanılan bit sayısı 5 iken %95 kod etkinliği elde edilmektedir. Kodlanması istenen karakter sayısı için gerekli bit sayısı nedir ?

Çözüm:

$$k_e = \frac{\text{Gerekli Bit Sayısı}}{\text{Kullanılan Bit Sayısı}}$$

$$\text{Gerekli bit sayısı} = k_e * \text{Kullanılan bit sayısı} = 0,95 * 5 = 4,75$$

- ❖ **Parite:** Gönderilen veride hata olup olmadığı çoğu sistemde parite (değer eşitliği) biti tarafından kontrol edilir. Parite biti kullanan sistemlerde gönderilen her bir karakterin sonunda ilave bir bit bulunur. Bu bite parite biti denir. Parite biti parite jeneratörü tarafından üretilir. Parite jeneratörü özel veya (XOR) kapıları ile üretilir. Parite bitinde hatanın olması durumunda göndericiye hata bayrağı (NAK) (N..... A.... K....) kaldırılır. Gönderici aynı veri bloğunu parite hatası olmayana kadar tekrar gönderir.

- ❖ **Tek parite:** Veriler gönderilmeden önce bilginin içerdiği bitlerdeki 1' ler toplanır. Eğer toplam tek ise parite biti 0 olur..

Örnek: 1000101 0 (Bitlerin sayısı tek olduğu için tek parite)

- ❖ **Çift parite:** Gönderilen bilginin içerdiği bitlerdeki 1' ler toplamı tek ise parite biti “1” olur çift ise 0 olur.

Örnek: 1000110 1 (Bitlerin sayısı çift olduğu için çift parite)

İşaretin bir örneğinin genlik değeri kodlanarak gönderildiğinde n sayıda ikili vuruş gerekiyor. Bu yüzden kodlanmış işaretin iletilebilmesi için gerekli bant genişliği kodlanmamış işaretinin n katıdır. PCM, PAM’ından n kat daha fazla bant genişliği gerektirmesine karşılık çeşitli üstün yönleri dolayısıyla geniş ölçüde uygulanmaktadır

Uygulamada kullanılan analog / sayısal dönüştürücü (ADC) tiplerini üç gruba ayırmak mümkündür.

- Basamaklı dönüştürücü
- Ardışıl yaklaşımlı dönüştürücü
- Paralel dönüştürücü

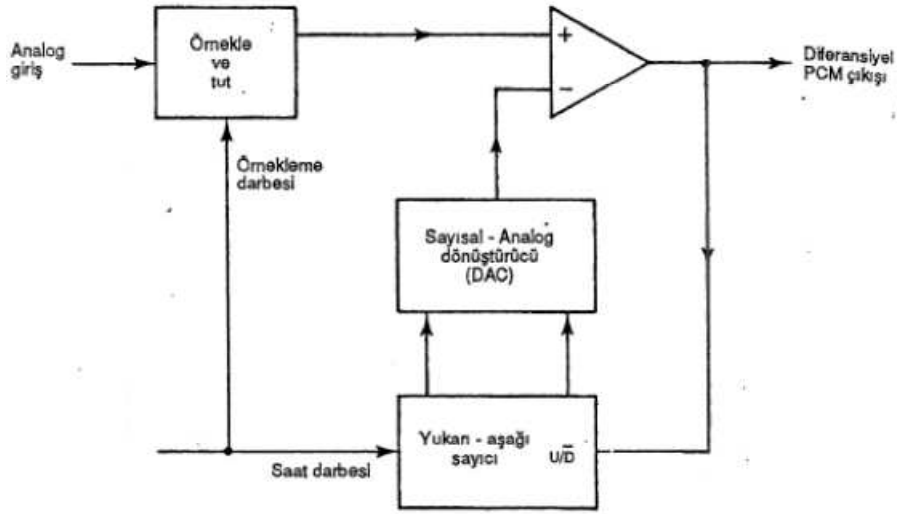
Değişik tekniklerde çalışan bu analog /sayısal dönüştürücüleri, tüm devreler biçiminde piyasada bulmak mümkündür. Bu tip tüm devrelerde genellikle, örnekleme, kuantalama ve kodlama birlikte gerçekleştirilir.

3.4 Delta Modülasyonu-PCM

Delta modülasyonu, Analog sinyallerin sayısal iletimini gerçekleştirmek için tek bitlik bir PCM kodu kullanılır. Klasik PCM’de, her kod bir örnekleme hem işaretinin hem de büyüklüğünün iki temsilidir. Dolayısıyla, örnekleme olasılıklarını temsil etmek için çok-bitlik bir kod gerekir. Delta modülasyonunda, örnekleme kodlanmış bir temsili göndermektense, örnekleme bir öncekinden daha mı büyük yoksa daha mı küçük olduğunu belirten tek bir bit gönderilir. Bir delta modülasyonu sisteminin algoritması oldukça basittir. Eğer gönderilecek örnekleme bir öncekinden daha küçükse, 0 mantık konumu iletilir. Eğer gönderilecek örnekleme bir öncekinden daha büyükse, 1 mantık konumu iletilir.

3.4.1. Delta Modülasyonu Verici

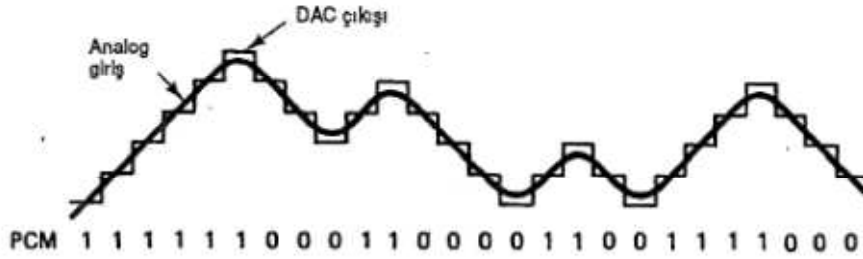
Şekil 3.19, delta modülasyonlu bir vericinin blok diyagramını göstermektedir. Analog giriş sinyali örneklenir ve bir PAM sinyale dönüştürülerek DAC' nin çıkışıyla karşılaştırılır. DAC' nin çıkışı, bir önceki örnekleme genliğine eşit olan bir gerilimdir; bir önceki örnekleme, ileri-geri sayıcıda ikili bir sayı olarak saklanır. İleri-geri sayıcı, bir önceki örnekleme genliğinden daha büyük ya da daha küçük olmasına bağlı olarak artırılır ya da azaltılır. İleri-geri sayıcıya gelen saat darbesinin hızı, örnekleme hızına eşittir. Dolayısıyla, her karşılaştırmadan sonra ileri-geri sayıcı güncellenir.



Şekil 3.19: Delta modülasyonlu verici

Şekil 3.20, delta modülasyonlu bir kod çözücünün ideal çalışmasını göstermektedir. Başlangıçta, ileri-geri sayıcı sıfırlanmıştır ve DAC' nin çıkışı 0 V' tur. İlk örnekleme yapılır, PAM sinyale dönüştürülür ve 0 voltla karşılaştırılır. Karşılaştırıcının çıkışı 1 mantık konumudur (+V); 1 mantık konumu, karşılaştırılan örnekleme genliğinin bir önceki örnekleme genliğinden daha büyük olduğuna işaret etmektedir. Bir sonraki saat darbesinde, ileri-geri sayıcı 1 sayma değerine yükseltilir. Şimdi DAC' nin çıkışı, minimum adım boyutuna (çözünürlüğe= eşit genlikte bir gerilimdir. Adımlar, saat frekansına (örnekleme hızına) eşit bir hızda değişir. Dolayısıyla gösterilen giriş sinyali için, ileri-geri sayıcı DAC' nin çıkışı Analog örnekleme genliğine kadar Analog giriş sinyalini izler ; sonra ileri-geri sayıcı, DAC' nin çıkışı örnekleme genliğinin altına düşene kadar geri saymaya başlar. İdeal durumda (şekil 3.20' de gösterilen durumda), DAC' nin çıkışı

giriş sinyalini izler. İleri-geri sayıcı her artırıldığında 1 mantık konumu iletilir; ileri-geri sayıcı her azaltıldığında ise 0 mantık durumu iletilir.

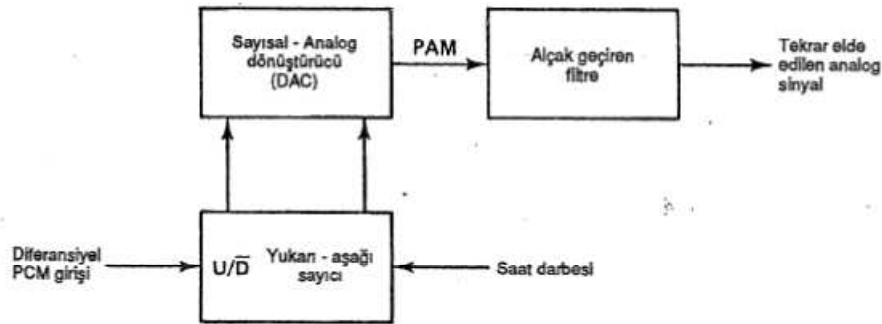


Şekil 3.20: Delta modülasyonlu bir kodlayıcının ideal çalışması

3.4.2. Delta Modülasyonlu Alıcı

Şekil 3.21, delta modülasyonlu bir alıcının blok diyagramını göstermektedir. Görülebileceği gibi alıcı, karşılaştırıcı dışında vericiyle hemen hemen özdeştir. 1 ve 0 mantık düzeyleri alındığında, ileri-geri sayıcı buna uygun olarak artırılır ya da azaltılır dolayısıyla, kod çözücündeki DAC'nin çıkışı, vericideki DAC'nin çıkışıyla özdeştir.

Delta modülasyonunda, her örnekleme yalnızca bir bitin iletilmesini gerektirir: dolayısıyla, delta modülasyonunda bit hızları, klasik PCM sistemlerine oranla daha düşüktür. Ancak delta modülasyonunda, klasik PCM'de olmayan iki problem vardır: eğimin aşırı yüklenmesi ve tanecik gürültüsü (granüler gürültü).

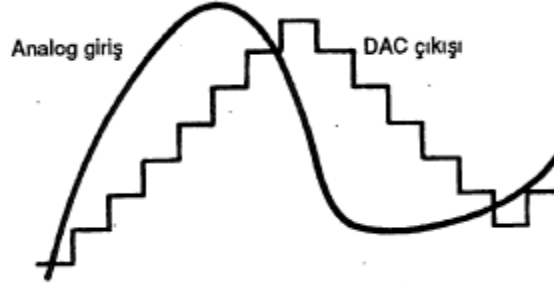


Şekil 3.21: Delta modülasyonlu alıcı

3.4.3. Eğimin Aşırı Yüklenmesi

Şekil 3.22, Analog giriş sinyali DAC'nin izleyebileceğinden daha hızlı bir şekilde değiştiğinde ne olduğunu göstermektedir.

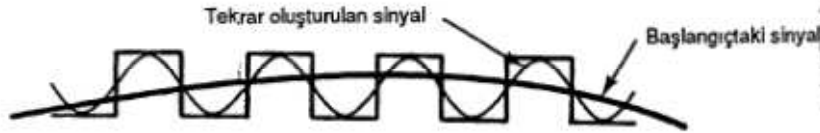
Analog sinyalin eğimi, delta modülatörün gerçekleştirebileceği eğimden daha fazladır. Buna eğimin aşırı yüklenmesi denir. Saat frekansına artırmak, eğimin aşırı yüklenmesi olasılığını düşürür. Diğer bir yol da, minimum adım boyutunun büyüklüğünü artırmaktır.



Şekil 3.22: Eğimin aşırı yüklenmesinin yol açtığı bozulma

3.4.4. Tanecik Gürültüsü (Granüle Gürültü)

Şekil 3.23, delta modülasyonlu bir sistemde başlangıçtaki sinyal ile tekrar oluşturulan sinyal arasındaki farkları göstermektedir. Başlangıçtaki giriş sinyali nispeten sabit bir genliğe sahip olduğunda tekrar oluşturulan sinyalin başlangıçtaki sinyalde bulunmayan değişimler içerdiği görülmektedir. Buna tanecik gürültüsü denir. Delta modülasyonunda tanecik gürültüsü, klasik PCM'deki nicemleme gürültüsüyle karşılaştırılabilir.



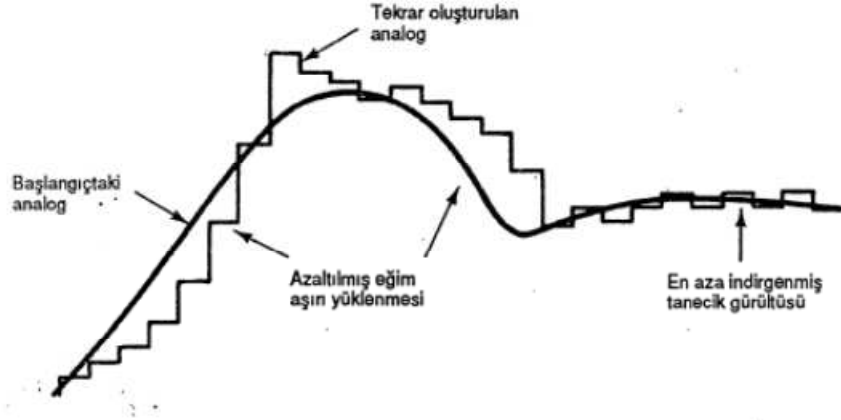
Şekil 3.23: Tanecik gürültüsü

Tanecik gürültüsü, adım büyüklüğü azaltmak yoluyla düşürebilir. Dolayısıyla tanecik gürültüsünü azaltmak için küçük çözünürlük değeri, eğimin aşırı yüklenmesi olasılığını azaltmak için de büyük bir çözünürlük değeri gerekmektedir. Çözünürlük değeri seçilirken, bu iki problemin göz önünde bulundurulacağı açıktır.

Tanecik gürültüsüne, tedrici (yavaş artan/azalan) eğimli ve genliği az miktarda değişen Analog sinyallerde daha sık rastlanır. Eğimin aşırı yüklenmesine ise dik eğimli ve genlikleri hızlı değişen sinyallerde daha sık rastlanır.

3.5 Uyarlamalı Delta Modülasyonu-PCM

Uyarlamalı delta modülasyonu, DAC'nin adım boyutunun Analog giriş sinyalinin genlik özelliklerine bağlı olarak otomatik olarak değiştirildiği bir delta modülasyonu sistemidir. Şekil 3.24, uyarlamalı bir delta modülatörünün nasıl çalıştığını göstermektedir. Vericinin çıkışının ardışık 1'ler ya da 0'lar dizisi olması, DAC çıkışının eğitiminin Analog sinyalin eğiminden, ya negatif ya da pozitif yönde daha az olduğu anlamına gelir. Temel olarak, DAC, Analog örnekleme zaman aralıklarının yerini izini kaybetmiştir ve eğimin aşırı yüklenmesi olasılığı yüksektir. Uyarlamalı bir delta modülatöründe önceden seçilmiş bir sayı kadar ardışık 1'ler ya da 0'lar dizisinden sonra adım boyutu otomatik olarak artırılır. Bir sonraki örneklemeden sonra, DAC'nin çıkış genliği hâlâ örnekleme genliğinin altındaysa, bir sonraki adım daha da artırılır; bu, DAC Analog sinyali yakalayana kadar devam eder. Dönüşümlü 1 ve 0 sırası gerçekleştiğinde, tanecik gürültüsü olasılığı yüksek demektir. Dolayısıyla, DAC otomatik olarak minimum adım boyutuna geçer ve böylece gürültü hatasının büyüklüğü azalır.

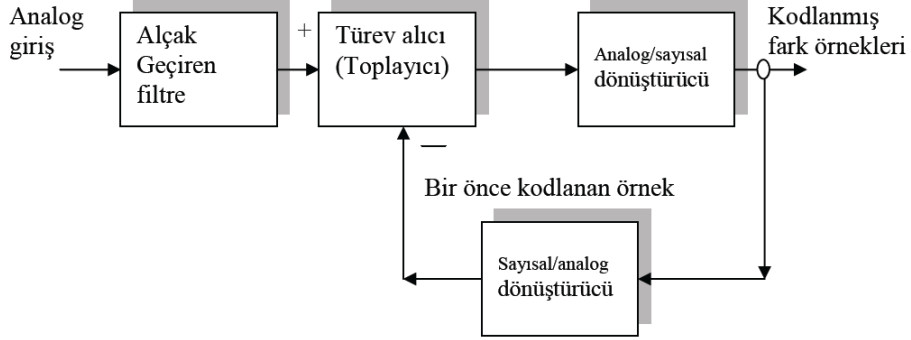


Şekil 3.24: Uyarlamalı delta modülasyonu

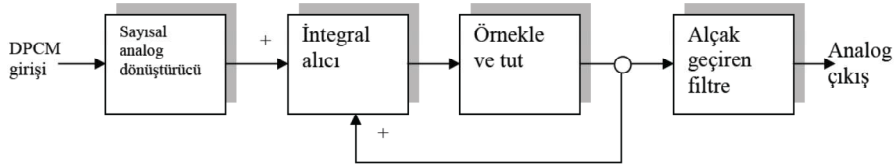
Uyarlamalı bir delta modülatörü için yaygın bir algoritma şudur: art arda üç tane 1 ya da üç tane 0 meydana geldiğinde, DAC'nin adım boyutu otomatik olarak 1.5'le çarpılır. Dönüşümlü olarak üç defa 1 ve 0 meydana gelmesi halinde ise DAC'nin adım boyutu otomatik olarak 1.5'e bölünür. Sistemin özel gerekliliklerine bağlı olarak, uyarlamalı delta modülatörü için başka algoritmalara da kullanılabilir.

3.6 Diferansiyel Darbe Kodlamalı Modülasyon-PCM

Tipik PCM kodlanmış bir konuşma dalga biçiminde, birbirini izleyen örneklemelemlerde iki örnekleme genlikleri arasında az bir farkın bulunması sık karşılaşılan bir durumdur.



Şekil 3.25: DPCM Verici



Şekil 3.26: DPCM Alıcı

Bu da bir çok birbirine benzer PCM kodunu iletme olasılığını artırır; benzer kodları iletme, fazladan yapılan bir şey olur. Diferansiyel darbe kod modülasyonu (DPCM), özel olarak tipik konuşma dalga biçimlerinde örnekleme arasındaki benzerliklerden yararlanmak üzere tasarlanmıştır. DPCM’de örnekleme yerine, iletilecek örneklemeyle bir önceki örnekleme arasındaki fark iletilir. Örnekleme arasındaki fark aralığı, tek tek örnekleme aralığından daha az olduğu için, DPCM’yi iletme için PCM’yi iletme oranla daha az bit gerekir.

Şekil 3.25, bir DPCM vericinin basitleştirilmiş blok diyagramını göstermektedir. Analog giriş sinyalinin bandı, örnekleme hızının yarısına sınırlanır, sonra türev-alıcıda bir önceki DPCM sinyalle karşılaştırılır. Türev-alıcının çıkışı, iki sinyal arasındaki farktır. Fark, PCM koduna dönüştürülür ve iletilir. A/D dönüştürücü, örnekleme başına tipik olarak daha az bit gerektirmesi dışında klasik PCM sistemde olduğu gibi çalışır.

Şekil 3.26, bir DPCM alıcının basitleştirilmiş blok diyagramını göstermektedir. Alınan her örnekleme, tekrar Analog sinyale çevrilir,

saklanır ve alınan bir sonraki örneklemeyle toplanır. Şekil 3.26'da gösterilen alıcıda, entegral alma, sayısal olarak da gerçekleştirilebilmesine karşın, Analog sinyallerle gerçekleştirilmiştir.

3.7 PCM ile PM'nun Karşılaştırılması

Sistem yapısı açısından PM'lu sistemler çok basittir. Buna karşılık PM'lu işaret PCM'e göre çok daha büyük bir iletim bant genişliği gerektirir. Delta modülasyonunda örnekleme hızı hem Nyquist hızından büyük olmalı hem de $\Delta f_s > 2\pi W$ ilişkisini sağlamalıdır.

Örneğin, örnekleme hızı 8 KHz olan 8 bitlik bir PCM işaretinde saat frekansı 64 KHz olmasına karşılık buna denk bir PM'lu işaretin saat frekansı 100 KHz civarındadır. Diğer taraftan, bant genişliğini azaltmak için anlaşılabilirlikten fedakârlık edilirse, PM'nin başarısının daha iyi olduğu söylenebilir.

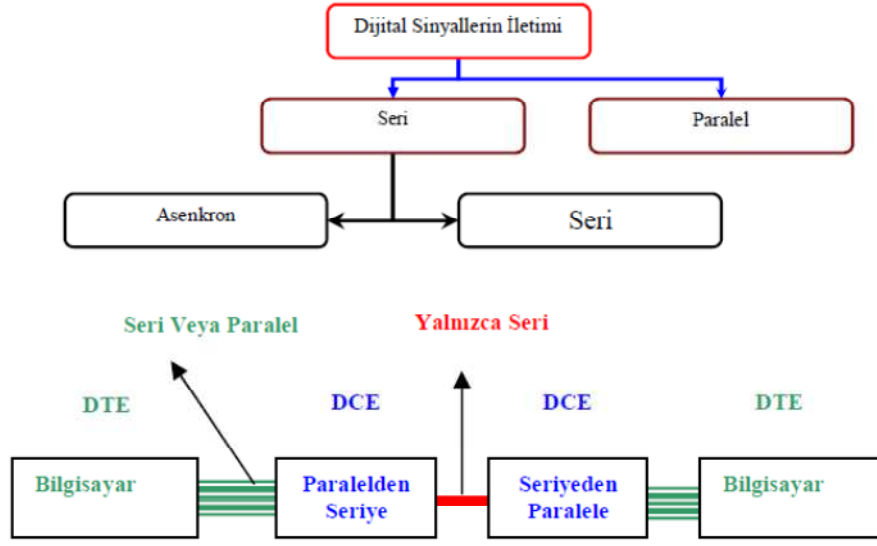
3.8 Veri İletimi

Sayısal haberleşme genel olarak seri ve paralel olmak üzere iki şekilde yapılır.

Seri haberleşme paralel haberleşmeye göre hem daha yavaş hem de yazılımsal olarak daha külfetlidir. Seri porta bağlanan bazı cihazlarla haberleşebilmek için iletişimin paralele çevrilmesi gerekebilir. Bunun için de UART (Universal Asynchronous Receive Transmit) tüm devreleri kullanılır.

Bu sakıncalarına rağmen seri haberleşme neden kullanılıyor. Bu nedenleri şöyle sıralayabiliriz:

- Seri kablolar paralel kablolarla göre daha uzun olur. Bunun nedeni seri iletişimde lojik 1 seviyesinin 3-25V aralığında olmasıdır. Paralel haberleşmede ise bu 5 V ile iletilir. Dolayısıyla seri haberleşme kablo kayıplarından çok fazla etkilenmez.
- Seri iletişimde daha az telli kablolar kullanılır.
- Günümüzde yaygın olarak kullanılan infrared (kızıl ötesi) iletişim seri haberleşmeyi kullanmaktadır.
- Günümüzde yaygın olarak kullanılan mikrodenetleyici entegreler dış ortamla haberleşmede seri iletişimi kullanmaktadır. Seri iletişim sayesinde entegrede kullanılan uç sayısı az olur.



Şekil 3.27: Sayısal haberleşme

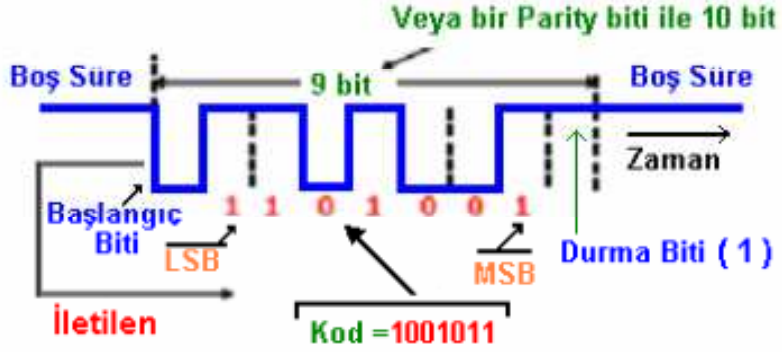
Seri veri iletişimi yapısal olarak asenkron ve senkron olmak üzere ikiye ayrılır.

3.8.1. Asenkron Seri Data Gönderim

İletimin *eş zamansız (asynchronous)* olması nedeniyle gönderici ve alıcının koordine olması gerekmez. Gönderen birim belli bir formatta hazırlanan veriyi hatta aktarır. Alıcı ise devamlı olarak hattı dinlemektedir, verinin gelişini bildiren işareti aldıktan sonra gelen veriyi toplar ve karakterleri oluşturur. Her karakterin yedi bitten oluşması gelen verinin işlenmesinde kolaylık sağlar.

Asenkron veri iletişimde her bir karaktere start ve stop biti eşlik eder. Stop bitinden önce parite biti gönderilir. Başlangıç ve bitiş bitleri de göz önüne alındığında, yedi bitlik karakter verisini taşımak için dokuz bit göndermek gerekir. Eğer parite biti de varsa toplam 10 bit iletilir.

Seri Asenkron

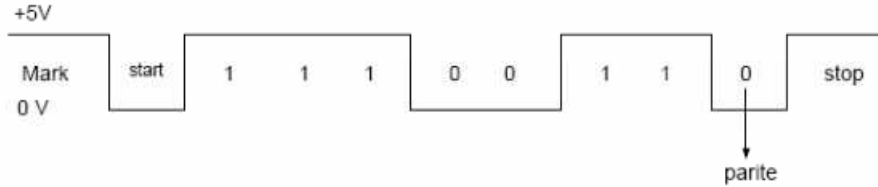


Şekil 3.28 Asenkron haberleşme

Asenkron seri data gönderiminde 5 Volt (Yüksek), 0 Volt (Düşük) seviyeyi gösterir. Seri veri, asenkron RS-232 standardında gönderildiği zaman voltaj polariteleri ters çevrilir -12 Volt (Yüksek), +12 Volt (Düşük) seviyeyi gösterir.

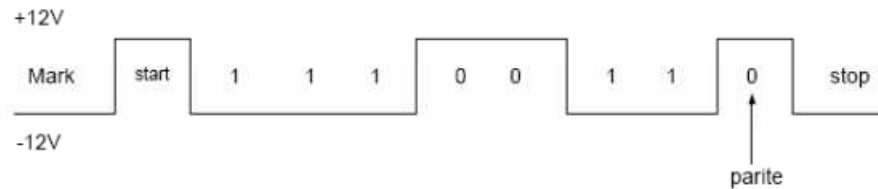
Örnek: g (67H) harfini ASCII koduyla binary asenkron , (1 start, 1 stop tek parite) ilettiğimizde elektriksel işaret dalga şeklini çiziniz.

Çözüm: g (1100111) (g nin tek paritesi 0 dır)



Örnek: g (67H) harfini ASCII koduyla RS-232 asenkron , (1 start, 1 stop, tek parite) ilettiğimizde elektriksel işaret dalga şeklini çiziniz.

Çözüm: g (1100111) (g nin tek paritesi 0 dır)



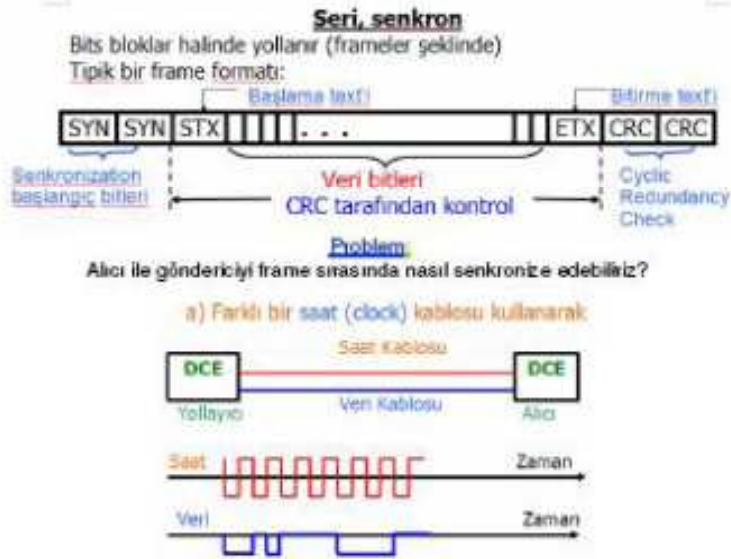
Bunun yanı sıra kullanılan iletişim kanallarına göre *simplex*, *half duplex* ve *full duplex* olmak üzere üçe ayrılır.

Seri veri iletişimi tek yönlü oluyorsa, PC'den yazıcıya olduğu gibi, bu veri iletimi simplex olarak adlandırılır. Burada verici ve alıcı arasında tek bir hat kullanılır. Veri karşılıklı olarak hem gönderiliyor hem alınabiliyorsa bu yöntem duplex denir.

Bir tarafın göndereceği veri bitmeden diğer tarafın gönderme yapamadığı, tek iletişim hattını kullanıldığı duplex iletişime half duplex haberleşme, her iki tarafında aynı anda veri gönderip alabildiği iki ayrı iletişim hattını kullanıldığı duplex haberleşmeye de full duplex haberleşme denir.

2.4.2. Senkron Seri Data Gönderim

Verinin Başla – Dur biti kullanmadan byte blokları olarak gönderilmesine senkron seri veri iletimi denir. Gönderici ve alıcı arasında senkronizasyonu sağlamak için senkronizasyon (SYN) bitleri başlangıçta gönderilir. Senkron karakterlerinden sonra başlık gönderilecek ise bunun başlık olduğunu belirtmek üzere SOH karakteri gönderilir. SOH karakterinden sonra yazı başlığı gönderilir.



Şekil 3.29 Senkron haberleşme

Data bloklarının (Bu bloklar;128 byte–karakter olabilir) gönderilmesinden sonra ETB (End of transmission block) blok sonu karakteri gönderilir. Gönderilen blok için BCC (Block Check Character) parite kontrolü yapılır. Eğer gönderilen bu blok son blok ise ETX (End Of Text) -Yazı sonu karakteri gönderilir. İletilecek

bilginin bitmesi durumunda EOT(End of Transmission-İletimsonu) karakteri gönderilir. Blok parite kontrolü için BCC kullanılır.

BCC gönderilen data bloğunda yer alan karakterler için yatay ve dikey parite kontrolü yapar. Yapılan parite kontrolünde problem yok ise diğer data bloğunun gönderilmesi için Acknowledge-izin-ACK (06) karakteri gönderilir.

Yapılan parite kontrolünde hata görülürse önceki data bloğunun yeniden gönderilmesi için Not Acknowledge (15)-NAK karakteri gönderilir. Verici biraz önce gönderdiği data bloğunu yeniden gönderir. Aşağıda şekil 3.30'da senkron iletimde kullanılan Binary Synchronous Communication iletim karakterleri ve bunların hex numaraları gösterilmiştir.

SYN 16	SYN 16	SOH 01	HEADER	STX 02	Data blok	ETB 17	ETX 03	EOT 04	BCC	BCC
Senkron İletimde Binary Synchronous Communication Elemanları										

Şekil 3.30 Senkron iletim elemanları